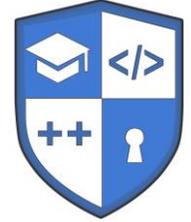




**ЦЕНТРАЛЬНОУКРАЇНСЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ**

Кафедра кібербезпеки та програмного забезпечення



СИЛАБУС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

**FRGA ДЛЯ СПЕЦІАЛІЗОВАНИХ МЕРЕЖЕВИХ ФУНКЦІЙ, КОНВЕСР ОБРОБКИ ПАКЕТІВ, ШИФРУВАННЯ, БАЛАНСУВАННЯ,
ТЕСТУВАННЯ ПРОПУСКНОЇ ЗДАТНОСТІ**

Другого рівня вищої освіти

м. Кропивницький

1. Загальна інформація

Назва дисципліни	FPGA для спеціалізованих мережевих функцій, конвеєр обробки пакетів, шифрування, балансування, тестування пропускної здатності
Викладач	Лектор – Смірнов Олексій Анатолійович, доктор технічних наук, професор, завідувач кафедри кібербезпеки та програмного забезпечення Центральноукраїнського національного технічного університету
Контактний телефон	службовий: (0522)390-449 – робочі дні з 8 ³⁰ до 14 ²⁰
E-mail:	smirnova@kntu.kr.ua
Консультації	<i>Очні консультації</i> відповідно до затвердженого графіку консультацій <i>Онлайн консультації</i> засобами електронної пошти, месенджерів у робочі дні

2. Анотація дисципліни

Курс «**FPGA для спеціалізованих мережевих функцій, конвеєр обробки пакетів, шифрування, балансування, тестування пропускної здатності**» призначений для формування у здобувачів вищої освіти поглиблених теоретичних знань і практичних навичок проектування та реалізації високопродуктивних мережевих функцій на основі програмованих логічних інтегральних схем (FPGA). Дисципліна орієнтована на розгляд апаратно-прискорених мережевих рішень, що застосовуються в сучасних датацентрах, телекомунікаційних системах, системах інформаційної безпеки та високошвидкісних мережах. У межах курсу вивчаються принципи побудови конвеєрів обробки пакетів, апаратна реалізація криптографічних алгоритмів, механізми балансування навантаження, а також методи апаратного тестування та вимірювання пропускної здатності мереж.

3. Мета і завдання дисципліни

Метою викладання дисципліни «FPGA для спеціалізованих мережевих функцій, конвеєр обробки пакетів, шифрування, балансування, тестування пропускної здатності» є формування у здобувачів вищої освіти системних знань та практичних компетентностей у сфері використання FPGA для реалізації високопродуктивних і спеціалізованих мережевих функцій, а також підготовка до професійної діяльності з проектування, оптимізації та аналізу апаратно-прискорених мережевих рішень у сучасних інфраструктурах.

Основними завданнями вивчення дисципліни є ознайомлення з архітектурними особливостями FPGA та їх застосуванням у мережевих системах високої продуктивності; вивчення принципів побудови конвеєрів апаратної обробки мережевих пакетів; формування навичок апаратної реалізації криптографічних алгоритмів та механізмів захисту трафіку; опанування методів апаратного балансування навантаження та фільтрації мережевого трафіку; набуття практичного досвіду проектування та оптимізації FPGA-модулів для мережевих задач; вивчення підходів до тестування, вимірювання та аналізу пропускної здатності мереж з використанням апаратних засобів.

4. Результати навчання

У результаті вивчення дисципліни здобувач вищої освіти повинен вміти:

- проектувати та аналізувати апаратно-прискорені мережеві функції на основі FPGA з урахуванням вимог до продуктивності, затримок та масштабованості;
- розробляти конвеєри апаратної обробки мережевих пакетів, включаючи фільтрацію, маршрутизацію, балансування навантаження та моніторинг трафіку;
- реалізовувати криптографічні механізми захисту мережевого трафіку в апаратному виконанні та оцінювати їх ефективність і стійкість;
- здійснювати тестування, вимірювання та аналіз пропускну здатності й затримок мережевих рішень із використанням FPGA-засобів;
- приймати обґрунтовані інженерні рішення щодо застосування FPGA у спеціалізованих мережевих і датацентрових середовищах з урахуванням технічних, економічних і експлуатаційних обмежень.

5. Обсяг дисципліни

Ознака дисципліни	
Кількість кредитів / годин	4/120
Нормативна / вибіркова	вибіркова
Вид підсумкового контролю	залік

6. Політика дисципліни

Академічна доброчесність:

Очікується, що студенти будуть дотримуватися принципів академічної доброчесності, усвідомлювати наслідки її порушення. Детальніше за посиланням URL : <http://www.kntu.kr.ua/doc/dobro.pdf>

Відвідування занять

Відвідування занять є важливою складовою навчання. Очікується, що всі студенти відвідають лекції і лабораторні заняття курсу.

Пропущені заняття повинні бути відпрацьовані не пізніше, ніж за тиждень до залікової сесії.

Поведінка на заняттях

Недопустимість: запізнь на заняття, списування та плагіат, несвоєчасне виконання поставленого завдання.

При організації освітнього процесу в Центральноукраїнському національному технічному університеті студенти, викладачі та адміністрація діють відповідно до: Положення про організацію освітнього процесу; Положення про організацію вивчення навчальних дисциплін вільного вибору; Положення про рубіжний контроль успішності і сесійну атестацію студентів ЦНТУ, Кодексу академічної доброчесності ЦНТУ.

7. Програма навчальної дисципліни

Тема 1. Архітектура FPGA для мережевих застосувань

Принципи побудови FPGA та особливості їх використання у мережевих системах. Порівняння FPGA з CPU та GPU для обробки мережевого трафіку.

Тема 2. Конвеєрна апаратна обробка мережевих пакетів

Концепція pipeline-обробки пакетів. Проектування апаратних конвеєрів для високошвидкісних мереж (10/40/100 Gbps).

Тема 3. Апаратна реалізація функцій комутації та маршрутизації

Обробка заголовків Ethernet, IP, TCP/UDP на FPGA. Lookup-таблиці, CAM/TCAM та їх апаратна реалізація.

Тема 4. Балансування навантаження та фільтрація трафіку на FPGA

Алгоритми балансування навантаження в апаратному виконанні. Апаратні механізми фільтрації та класифікації мережевих потоків.

Тема 5. Апаратне прискорення криптографічних алгоритмів

Реалізація симетричних і асиметричних алгоритмів шифрування на FPGA. Інтеграція шифрування у конвеєр обробки мережевих пакетів.

Тема 6. Програмовані мережеві функції та SDN-підхід з використанням FPGA

Взаємодія FPGA з програмно-керованими мережами (SDN). Підтримка програмованих мережевих функцій (NFV) на апаратному рівні.

Тема 7. Тестування пропускну здатності та затримок мережевих FPGA-рішень

Методи вимірювання latency, jitter та throughput. Генерація та аналіз тестового трафіку в апаратних системах.

Тема 8. Інтеграція FPGA-прискорювачів у датацентрову інфраструктуру

Використання FPGA у сучасних датацентрах і мережевих платформах. Питання масштабування, енергоспоживання та надійності.

8. Система оцінювання та вимоги

Види контролю: поточний, підсумковий.

Методи контролю: спостереження за навчальною діяльністю, усне опитування, письмовий контроль, тестовий контроль.

Форма підсумкового контролю: залік.

Поточний контроль знань здобувачів вищої освіти здійснюється шляхом оцінювання виконання лабораторних робіт протягом семестру. При цьому враховується коректність виконання поставлених завдань, рівень обґрунтованості та аргументованості відповідей під час захисту робіт, а також дотримання визначених строків їх подання. Важливим складником оцінювання є також рівень засвоєння теоретичного матеріалу та сформованість практичних умінь і навичок.

Підсумковий контроль проводиться у формі заліку та спрямований на перевірку ступеня опанування теоретичних положень дисципліни й здатності застосовувати набуті знання під час розв'язання практичних завдань. Водночас у межах навчального процесу передбачено виконання комплексу навчальних завдань під час лекційних і лабораторних занять, а також індивідуальних робіт, що може слугувати підставою для виставлення підсумкової оцінки понад 60 балів без обов'язкового проходження залікової процедури.

9. Рекомендована література

Базова

1. Membrey P., Pang A. Beginning FPGA: Programming Metal. – Apress, 2017. – 388 p.
2. Hideharu Amano. Principles and Structures of FPGAs – Springer, 2018. – 231 p.
3. Казимир В.В. Проектування комп'ютерних систем на основі мікросхем програмованої логіки : монографія / С. А. Іванець, Ю. О. Зубань, В. В. Казимир, В. В. Литвинов. – Суми : Сумський державний університет, 2013. – 313 с.
4. Аврунін О.Г. Основи мови VHDL для проектування цифрових пристроїв на ПЛІС: навч. посібник / О.Г. Аврунін, Т.В. Носова, В.В. Семенець. – Харків: ХНУРЕ, 2018. – 196 с.
5. Pedroni, Volnei A Circuit design and simulation with VHDL / Volnei A. Pedroni. — 2nd ed. – 2010. 608 p.
6. Лахно В.А. Технології проектування комп'ютерних систем (частина 1) / Б.С. Гусєв, В.В. Смолій, М.Д. Місюра, Д.Ю. Касаткін. - К.: НУБіП України, 2019. – 205 с.
7. Cyclone III Device Handbook. Volume 1. [Електронний ресурс] Режим доступу: <https://www.farnell.com/datasheets/1536834.pdf>
8. DE0 User Manual. [Електронний ресурс] Режим доступу: https://www.terasic.com.tw/cgi-bin/page/archive_download.pl?Language=China&No=364&FID=0c266381d75ef92a8291c5bbdd5b07eb
9. Suresh N. Embedded systems design. – 141 p. [Електронний ресурс]. – Режим доступу: https://mrcet.com/downloads/digital_notes/ECE/IV%20Year/EMBEDDED%20SYSTEMS%20DESIGN.pdf
10. PSoC Creator - Implementing Programmable Logic Designs with Verilog [Електронний ресурс]. – Режим доступу: https://www.infineon.com/dgdl/InfineonAN82250_PSoC_Creator_Implementing_Programmable_Logic_Designs_with_Verilog-ApplicationNotes-v11_00-EN.pdf?fileId=8ac78c8c7cdc391c017d072796704c18

Допоміжна

11. Tanenbaum A., Wetherall D. Computer Networks, 6th Edition. – 2021.
12. Kurose J., Ross K. Computer Networking: A Top-Down Approach, 8th Edition. – 2021.
13. Tactical Wireshark: A Deep Dive into Intrusion Analysis, Malware Incidents, and Extraction of Forensic Evidence by Kevin Cardwell, Apress, 2023. – link.springer.com/book/10.1007/978-1-4842-9291-4

Інформаційні ресурси

14. Онлайн-курси Prometheus. – URL: <https://prometheus.org.ua/>
15. Онлайн-курси Coursera. – URL: <https://www.coursera.org>
16. Академія Cisco. – URL: <https://www.netacad.com>
17. Он-лайн ресурс з інформаційних технологій. – URL: <https://dou.ua/>
18. Пошукова система. – URL: <https://www.google.com/>
19. Он-лайн ресурс перегляду відеоуроків. – URL: <https://www.youtube.com>